

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/002352

International filing date: 16 February 2005 (16.02.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-038888
Filing date: 16 February 2004 (16.02.2004)

Date of receipt at the International Bureau: 23 June 2005 (23.06.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 4 年 2 月 1 6 日

出 願 番 号
Application Number: 特 願 2 0 0 4 - 0 3 8 8 8 8

パリ条約による外国への出願
に用いる優先権の主張の基礎
となる出願の国コードと出願
番号

The country code and number
of your priority application,
to be used for filing abroad
under the Paris Convention, is

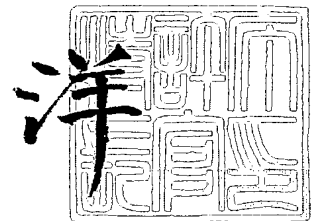
J P 2 0 0 4 - 0 3 8 8 8 8

出 願 人
Applicant(s): 小 林 光

2 0 0 5 年 5 月 1 2 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



【書類名】 特許願
【整理番号】 160205
【特記事項】 特許法第 3 0 条第 1 項の規定の適用を受けようとする特許出願
【提出日】 平成16年 2月16日
【あて先】 特許庁長官 殿
【国際特許分類】 H01L 21/306
H01L 21/316
【発明者】
 【住所又は居所】 京都府京都市東山区本町 9 丁目 1 0 6 番地
 【氏名】 小林 光
【特許出願人】
 【識別番号】 594056384
 【氏名又は名称】 小林 光
【代理人】
 【識別番号】 100080034
 【弁理士】
 【氏名又は名称】 原 謙三
 【電話番号】 06-6351-4384
【手数料の表示】
 【予納台帳番号】 003229
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1

【書類名】 特許請求の範囲**【請求項 1】**

半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、前記半導体表面に第 1 の化学酸化膜を形成する工程および高濃度の酸化性溶液またはその気体を作用させて前記第 1 の化学酸化膜上に第 2 の化学酸化膜を形成する工程をそなえたことを特徴とする酸化膜の形成方法。

【請求項 2】

前記半導体が単結晶シリコン、多結晶シリコン、非晶質シリコン、炭化シリコンおよびシリコン・ゲルマニウムから選ばれる少なくとも 1 つであって、前記化学酸化膜の主体がシリコンの酸化膜からなる請求項 1 に記載の酸化膜の形成方法。

【請求項 3】

前記低濃度の酸化性溶液またはその気体が、硝酸水溶液、硫酸水溶液および過塩素酸水溶液の群の少なくとも 1 つで共沸濃度未満の濃度の溶液またはその気体から選ばれ、前記高濃度の酸化性溶液またはその気体が、前記水溶液群中の少なくとも 1 つで共沸濃度の溶液またはその気体から選ばれたことを特徴とする請求項 1 に記載の酸化膜の形成方法。

【請求項 4】

前記半導体の表面に化学酸化膜を形成した後、前記化学酸化膜を窒化処理する工程を含む請求項 1 ～ 3 のいずれか 1 項に記載の酸化膜の形成方法。

【請求項 5】

半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、前記半導体表面に第 1 の化学酸化膜を形成する工程及び高濃度の酸化性溶液またはその気体を作用させて前記第 1 の化学酸化膜上に第 2 の化学酸化膜を形成する工程をそなえたことを特徴とする半導体装置の製造方法。

【請求項 6】

前記低濃度の酸化性溶液またはその気体が、硝酸、過塩素酸、硫酸から選ばれた少なくとも 1 つと水との混合物の群から選ばれて共沸濃度より低い濃度範囲に選定され、前記高濃度の酸化性溶液またはその気体が、前記群中から選ばれて前記低濃度の濃度範囲の設定値を超えた高濃度に選定されることを特徴とする請求項 5 に記載の半導体装置の製造方法。

【請求項 7】

前記高濃度の酸化性溶液または酸化性気体が、水との共沸混合物である共沸硝酸、水との共沸混合物である共沸硫酸、および水との共沸混合物である共沸過塩素酸の群から選ばれた少なくとも 1 つの溶液またはその気体からなる請求項 5 または 6 に記載の半導体装置の製造方法。

【請求項 8】

前記半導体が単結晶シリコン、多結晶シリコン、非晶質シリコン、炭化シリコンおよびシリコン・ゲルマニウムから選ばれる少なくとも 1 つからなる請求項 5 ～ 7 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 9】

前記半導体の表面に化学酸化膜を形成した後、前記化学酸化膜を窒化処理する工程を含む請求項 5 ～ 8 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 10】

前記半導体の表面に化学酸化膜を形成した後または前記化学酸化膜を窒化処理した後、化学気相成長（CVD）による酸化膜、窒化シリコン膜、高誘電体膜および強誘電体膜の少なくとも一つの被膜を形成する工程をそなえた請求項 5 ～ 9 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 11】

半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、前記半導体表面に第 1 の化学酸化膜を形成する機能および高濃度の酸化性溶液またはその気体を作用させて前記第 1 の化学酸化膜上に第 2 の化学酸化膜を形成する機能をそなえたことを特徴とする半

導体装置の製造装置。

【書類名】明細書**【発明の名称】酸化膜の形成方法、半導体装置の製造方法および半導体装置の製造装置****【技術分野】****【0001】**

本発明は、半導体の表面、とりわけシリコン基板等の表面に薄い絶縁膜を低温で形成することを含む半導体酸化膜の形成方法、半導体装置の製造方法および半導体装置の製造装置に関するものである。

【背景技術】**【0002】**

半導体装置、とりわけMOSトランジスタを用いる半導体集積回路などでは、高集積化、高密度化に伴う回路要素の微細化で、それに用いられる絶縁膜の性能向上が重要である。

【0003】

この種の半導体集積回路では、MOSトランジスタのゲート絶縁膜は、通常、乾燥酸素や水蒸気などの酸化性気体中800℃以上の高温で加熱処理する、いわゆる高温熱酸化法により形成している。

【0004】

高温熱酸化法以外には、有機シラン、例えばテトラエトキシシラン(TEOS)等を数百℃で熱分解させて、基板上に酸化膜を堆積させる化学気相成長(CVD)法、酸化物をスパッタ蒸着で形成するスパッタ蒸着法、プラズマ中で基板表面を酸化させるプラズマ酸化法などの酸化膜形成方法が周知である。

【0005】

また、陽極酸化により基板表面を酸化させて酸化膜を形成する陽極酸化法として、例えば、電解質のフッ化水素酸水溶液中でシリコン基板に電圧を印加して、シリコンの多孔質陽極反応膜を形成した後、その多孔質陽極反応膜をシリコンの陽極酸化が可能な電解質、例えば濃燐酸中で陽極酸化を行う方法が知られている(特許文献1)。

【0006】

一方、本発明者は、シリコンなどの半導体基板の表面に、濃硝酸等の酸化性の薬液を用いて、薄い酸化膜を形成することを提案している(特許文献2)。

【特許文献1】特開平3-6826号公報(公開日:平成3(1991)年1月14日)

【特許文献2】特開2002-64093号公報(公開日:平成14年(2002)年2月28日)

【発明の開示】**【発明が解決しようとする課題】****【0007】**

例えば、シリコン表面に、自然酸化膜を除去した後で、厚さがナノメートル(nm)あるいはそれ以下の極薄の酸化膜を形成することはできても、それを半導体装置の絶縁膜として利用できるような品質の制御された、特に、リーク電流密度の小さいものを得ることはなかなか困難で、薄膜トランジスタ(TFT)のゲート絶縁膜などでは、耐圧維持のために、数ナノメートル(nm)あるいはそれ以上の比較的厚い酸化膜を形成することが求められる。

【0008】

また、液晶ディスプレイなどでフレキシブルな基板、例えばポリエチレンテレフタレート(PET)などの基板を用い、同基板上に薄膜トランジスタ(TFT)を形成する際には、その基板の温度を200℃以下に保つことが必要であり、このような低温の製造工程でも、TFTのゲート絶縁膜など、半導体装置にも実用可能な高品質の絶縁膜形成が求められる。

【0009】

本発明の目的は、前記PETなどの基板上に薄膜トランジスタ(TFT)を形成する場

合や、MOSトランジスタあるいはそれを用いる大規模集積回路（LSI）などを形成するに際して、そのゲート絶縁膜にも利用できる、低リーク電流密度特性などの性能を持つ高品質の酸化膜を、低温で厚さも制御しながら、半導体の表面に形成することが可能な酸化膜の形成方法、その酸化膜を用いる半導体装置の製造方法およびその半導体装置の製造装置を提供することにある。

【課題を解決するための手段】

【0010】

〔1〕本発明の酸化膜の形成方法は、半導体の表面に低濃度の酸化性溶液またはその気体を用いて、前記半導体表面に第1の化学酸化膜を形成する工程および高濃度の酸化性溶液またはその気体を用いて前記第1の化学酸化膜上に第2の化学酸化膜を形成する工程をそなえたことを特徴とする。

【0011】

〔2〕本発明の酸化膜の形成方法は、上記〔1〕記載の酸化膜の形成方法において、前記半導体が単結晶シリコン、多結晶シリコン、非晶質シリコン、炭化シリコンおよびシリコン・ゲルマニウムから選ばれる少なくとも1つであって、前記化学酸化膜の主体がシリコンの酸化膜からなることを特徴とする。

【0012】

〔3〕本発明の酸化膜の形成方法は、上記〔1〕に記載の酸化膜の形成方法において、前記低濃度の酸化性溶液またはその気体が、硝酸水溶液、硫酸水溶液および過塩素酸水溶液の群の少なくとも1つで共沸濃度未満の濃度の溶液またはその気体から選ばれ、前記高濃度の酸化性溶液またはその気体が、前記水溶液群中の少なくとも1つで共沸濃度の溶液またはその気体から選ばれたことを特徴とする。

【0013】

〔4〕本発明の酸化膜の形成方法は、上記〔1〕～〔4〕のいずれか1つに記載の酸化膜の形成方法において、前記半導体の表面に化学酸化膜を形成した後、前記化学酸化膜を窒化处理する工程を含むことを特徴とする。

【0014】

〔5〕本発明の半導体装置の製造方法は、半導体の表面に低濃度の酸化性溶液またはその気体を用いて、前記半導体表面に第1の化学酸化膜を形成する工程及び高濃度の酸化性溶液またはその気体を用いて前記第1の化学酸化膜上に第2の化学酸化膜を形成する工程をそなえたことを特徴とする。

【0015】

〔6〕本発明の半導体装置の製造方法は、上記〔5〕に記載の半導体装置の製造方法において、前記低濃度の酸化性溶液またはその気体が、硝酸、過塩素酸、硫酸から選ばれた少なくとも1つと水との混合物の群から選ばれて共沸濃度より低い濃度範囲に選定され、前記高濃度の酸化性溶液またはその気体が、前記群中から選ばれて前記低濃度の濃度範囲の設定値を超えた高濃度に選定されることを特徴とする。

【0016】

〔7〕本発明の半導体装置の製造方法は、上記〔5〕または〔6〕のいずれか1つに記載の半導体装置の製造方法において、前記高濃度の酸化性溶液または酸化性気体が、水との共沸混合物である共沸硝酸、水との共沸混合物である共沸硫酸、および水との共沸混合物である共沸過塩素酸の群から選ばれた少なくとも1つの溶液またはその気体からなることを特徴とする。

【0017】

〔8〕本発明の半導体装置の製造方法は、上記〔5〕～〔7〕のいずれか1つに記載の半導体装置の製造方法において、前記半導体が単結晶シリコン、多結晶シリコン、非晶質シリコン、炭化シリコンおよびシリコン・ゲルマニウムから選ばれる少なくとも1つからなることを特徴とする。

【0018】

〔9〕本発明の半導体装置の製造方法は、上記〔5〕～〔8〕のいずれか1つに記載の

半導体装置の製造方法において、前記半導体の表面に化学酸化膜を形成した後、前記化学酸化膜を窒化処理する工程を含むことを特徴とする。

【0019】

〔10〕本発明の半導体装置の製造方法は、上記〔5〕～〔9〕のいずれか1つに記載の半導体装置の製造方法において、前記半導体の表面に化学酸化膜を形成した後または前記化学酸化膜を窒化処理した後、化学気相成長（CVD）による酸化膜、窒化シリコン膜、高誘電体膜および強誘電体膜の少なくとも一つの被膜を形成する工程をそなえたことを特徴とする。

【0020】

〔11〕本発明の半導体装置の製造装置は、半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、前記半導体表面に第1の化学酸化膜を形成する機能および高濃度の酸化性溶液またはその気体を作用させて前記第1の化学酸化膜上に第2の化学酸化膜を形成する機能をそなえたことを特徴とする。

【0021】

上記本発明の酸化膜の形成方法によると、半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、前記半導体表面に第1の化学酸化膜を形成する工程および高濃度の酸化性溶液またはその気体を作用させて前記第1の化学酸化膜上に第2の化学酸化膜を形成する工程をそなえたことで、低温で高品質の前記化学酸化膜を所望の厚い被膜に形成することができる。

【0022】

上記本発明の半導体装置の製造方法によると、半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、前記半導体表面に第1の化学酸化膜を形成する工程及び高濃度の酸化性溶液またはその気体を作用させて前記第1の化学酸化膜上に第2の化学酸化膜を形成する工程をそなえたことにより、前記第1の化学酸化膜を含む所定の厚い被膜を持った半導体装置を製造することができる。

【0023】

上記本発明の半導体装置の製造装置によると、半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、前記半導体表面に第1の化学酸化膜を形成する機能および高濃度の酸化性溶液またはその気体を作用させて前記第1の化学酸化膜上に第2の化学酸化膜を形成する機能をそなえたことにより、前記半導体を含む基体上に前記第1の化学酸化膜を含めた所定の厚い被膜の絶縁膜を形成して、高性能かつ安定な特性の半導体装置を製造することができる。

【発明の効果】

【0024】

本発明の酸化膜の形成方法によれば、半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、前記半導体表面に第1の化学酸化膜を形成する工程および高濃度の酸化性溶液またはその気体を作用させて前記第1の化学酸化膜上に第2の化学酸化膜を形成する工程をそなえたことで、低温で高品質の前記化学酸化膜を所望の厚い被膜に形成することができる。

【0025】

本発明の半導体装置の製造方法によれば、半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、前記半導体表面に第1の化学酸化膜を形成する工程及び高濃度の酸化性溶液またはその気体を作用させて前記第1の化学酸化膜上に第2の化学酸化膜を形成する工程をそなえたことにより、前記第1の化学酸化膜を含む所定の厚い被膜を持った半導体装置を製造することができる。

【0026】

本発明の半導体装置の製造装置によれば、半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、前記半導体表面に第1の化学酸化膜を形成する機能および高濃度の酸化性溶液またはその気体を作用させて前記第1の化学酸化膜上に第2の化学酸化膜を形成する機能をそなえたことにより、前記半導体を含む基体上に前記第1の化学酸化膜を含

めた所定の厚い被膜の絶縁膜を形成して、高性能かつ安定な特性の半導体装置を製造することができる。

【発明を実施するための最良の形態】

【0027】

つぎに、本発明を、実施の形態により、図面を参照して詳細に述べる。

【0028】

〔実施形態1〕

図1は、本発明の第1の実施形態として、シリコン基板上に二酸化シリコン膜を形成する方法で使用した製造装置の主要部の概略断面図であり、被処理用シリコン基板1を第一処理槽2内の低濃度酸化性溶液3に浸すことによって第一酸化膜4を形成した後に被処理用シリコン基板1を第二処理槽5内の高濃度の酸化性溶液6に浸すことによって第二酸化膜7を形成できるようにしたものである。

【0029】

図2(a)～(f)は、前記図1に示した製造装置により、シリコン基板上に二酸化シリコン膜および電極を形成して、MOSキャパシタを製造する方法を開示する工程フロー断面図であり、以下に本発明の一実施形態の方法を説明する。

【0030】

まず、図2(a)のように、シリコン基板11上に、予め、分離領域12を形成する。ここで、シリコン基板11には、比抵抗が $10 \sim 15 \Omega \text{cm}$ 、面方位(100)のP形基板を用い、このシリコン基板11にチャンネルストッパーのボロン(B)を注入後、分離領域12のLOCOS(local oxidation of silicon)技術で作られる二酸化シリコン膜を約 500nm の膜厚で形成した。この分離領域は、LOCOSに限らず、例えばシリコン基板に埋め込みの二酸化シリコン膜を形成したものでも良い。この過程でシリコン基板11の表面に自然酸化膜13が形成されているときは、よく知られているRCA洗浄方法、すなわちアンモニア-過酸化水素系水溶液で洗浄した後、濃度0.5% (容量比、以下、vol.と記す)の希フッ酸溶液に約5分間浸漬することで、図2(b)のように、完全に除去できる。

【0031】

次に、超純水で5分間リンス処理(洗浄)した後、シリコン基板11を、図1に示す第一処理槽2内に満たした、低濃度で酸化力の強い溶液(酸化性溶液)に10分間浸漬し、図2(c)のように第一酸化膜15を形成した。ここでは、酸化性溶液として、濃度40% (wt)の硝酸水溶液を用いた。続いて、図1に示す第二処理層5内に満たした高濃度の酸化性溶液6に浸して、図2(d)のように厚さ約 10nm の二酸化シリコン膜16を均一に形成した。ここでは酸化性溶液として、濃度68% (wt)の共沸硝酸を用いた。

【0032】

つづいて、図2(e)のように、二酸化シリコン膜15および分離領域12上に金属膜(金属を含む膜)17を形成した。この金属膜17は、1重量%のシリコンを含むアルミニウム合金を、周知の抵抗加熱蒸着法により膜厚約 200nm に堆積することで形成した(以下、この種の金属膜電極を単にA1電極と称する)。この金属膜に代えて、ポリシリコン電極(材)を付着させて用いることもできる。

【0033】

その後、金属膜17を所望の形状にパターニングして、図2(f)のように、電極17を形成することで、MOSキャパシタを製造することができる。

【0034】

図3は、本実施形態で得たMOSキャパシタの静電容量(C)と印加電圧(V)との関係、いわゆるC-V特性図である。この特性図で見られるように、電極17に正電圧を印加することにより、酸化膜との界面(半導体表面)に反転層が誘起され、安定なキャパシタ容量(静電容量)が得られている。

【0035】

また、上述のMOSキャパシタは、図3のC-V特性図からもわかるように、リーク電

流密度も、通常の高熱酸化法で形成した二酸化シリコン膜を絶縁膜に用いて形成したMOSキャパシタのリーク電流密度特性と同程度ないしはそれ以上であり、確実に高性能が認められる。

【0036】

なお、本実施形態では、低濃度の酸化性溶液または酸化性気体として、濃度40% (wt) の硝酸水溶液を用いた例で述べたが、これに代えて、過塩素酸、硫酸、オゾン溶解水、過酸化水素水、塩酸と過酸化水素水との混合溶液、硫酸と過酸化水素水との混合溶液、アンモニア水と過酸化水素水との混合溶液、硫酸と硝酸との混合溶液および王水の群から選ばれた少なくとも1つの水溶液を用いることもでき、さらに酸化力のある沸騰水を用いることもできる。本実施形態では、高濃度の酸化性溶液または酸化性気体として、硝酸濃度が68% (wt) の硝酸水溶液 (いわゆる共沸硝酸) を用いたが、これに代えて共沸過塩素酸、共沸硫酸、及び王水の群から選ばれる少なくとも1つの水溶液を用いることもできる。

【0037】

また、高濃度の酸化性溶液として水との共沸混合物を用いると、その溶液および蒸気 (すなわち気体) は半導体の化学酸化中それぞれ濃度が一定になり、化学酸化膜の成長の制御を時間管理で行うことができる。

【0038】

本実施形態では、上述の二酸化シリコン膜16に対して、窒素を含む気体中、とりわけプラズマ窒化処理で表面の一部を窒化シリコンに転化した窒化シリコン含有二酸化シリコン膜を形成することや、上述の窒化処理後の窒化シリコン含有膜上に重ねて、CVD法などで厚いSiO₂等の絶縁膜を形成することも可能である。

【0039】

本実施形態の他の例としては、上述の二酸化シリコン (SiO₂) 膜上に高誘電体膜例えば、ハフニウムオキサイド、酸化アルミニウム等を積層した複合膜として、MOSトランジスタのゲート絶縁膜に用いることができる。その場合は高誘電体膜のみを用いる場合に比べて、トランジスタ特性の性能向上 (リーク電流の低減、界面準位の低減等による移動度の向上など) が得られる。前記高誘電体膜の下に形成する二酸化シリコン膜は例えば1nmまたはそれ以下の極薄膜でも良い。なお、通常の高熱酸化法で形成する二酸化シリコン膜は1nm程度のものでは、リーク電流や界面準位が大きく実用に耐えないが、本実施形態の二酸化シリコン (SiO₂) 膜は、この上に厚い絶縁膜を形成した積層構造の複合膜にも適する。さらに、前記高誘電体膜のみでなく、本実施形態の酸化膜は強誘電体膜を積層して形成したものにも適用できる。

【0040】

また、本実施形態では、被処理用基板として単結晶シリコン基板11を用いてMOSキャパシタを製造する例で説明したが、ここで述べた各工程は、ガラス基板上やPETなどの基板上に多結晶 (微結晶を含む) シリコンあるいは非晶質シリコンを形成して、薄膜トランジスタ (TFT) を形成する場合にも適用できる。

【0041】

なお、前記単結晶シリコン基板は平面形状に限られることなく、3次元形状や球状の凹凸や曲面を持つ基板で、その凹凸や曲面の領域をトランジスタのチャンネルに利用したもので、本実施形態で述べた二酸化シリコン膜などの絶縁膜をその凹凸や曲面に低温で均一に形成することができる。

【0042】

さらに、上述の各工程は、MOSキャパシタを製造する場合に限らず、ゲート絶縁膜にこの二酸化シリコン膜などの絶縁膜を用いるMOSトランジスタ、さらにはそれによる大規模集積回路 (LSI)、例えば、フラッシュメモリ等のメモリの容量絶縁膜を製造する過程などにも適用可能である。

【0043】

以下、実施例により、本発明をさらに詳細に説明するが、本発明はこれに限定されるも

のではない。

【実施例 1】

【0044】

二段階溶液酸化による化学酸化膜の形成方法で、3.5 nm の膜厚をもった SiO_2 膜の形成について述べる。

【0045】

まず、第1の化学酸化膜の形成として、シリコン基板を、電圧印加をしないまま40% (wt) の硝酸水溶液に浸漬して、ポーラスで比較的原子密度の低い、原子密度 2.22×10^{22} 原子/cm³ の SiO_2 膜 (化学酸化膜) を厚さ 1.1 nm に形成した。

【0046】

ついで、第2の化学酸化膜の形成として、硝酸濃度68% (wt) の共沸硝酸水溶液 (沸点 120.7°C) に、原子密度 2.34×10^{22} 原子/cm³ の厚い SiO_2 膜 (全膜厚 3.5 nm) を形成した。

【0047】

上記第1及び第2の各酸化過程では、最初の40% (wt) の硝酸水溶液中で形成された第1の化学酸化膜の SiO_2 膜に存在するポアーが硝酸の分解のサイトになって、つまり、このポアーを含む低い原子密度の上記 SiO_2 膜が触媒となって、第2の化学酸化膜形成の硝酸酸化が、順次進行するものと考えられる。

【0048】

図4は、上記の二段階による硝酸酸化過程で形成された SiO_2 膜 (化学酸化膜) の XPS スペクトル特性図を示し、鋭い2本のピークがシリコン基板からの Si (2p) 軌道で放出された光電子によるもの、幅の広いピークが上記 SiO_2 膜から放出される光電子によるものである。これらのピークの面積強度比から、上記 SiO_2 膜の全膜厚を 3.5 nm と求めることができた。

【0049】

これに対して、第1の化学酸化膜の形成なしで、最初から上記第2の化学酸化膜の形成と同じ条件で、シリコン基板を硝酸濃度68% (wt) の共沸硝酸水溶液に浸漬した場合には、ポアーのない、原子密度の高い SiO_2 膜が形成され、膜厚も 1.4 nm と小さいことが確かめられた。

【0050】

図5は、上述の二段階による硝酸酸化過程で得た、膜厚 3.5 nm の SiO_2 膜を持つ MOS 構造ダイオードの、PMA 処理前後での I-V 特性図である。これは、MOS 構造ダイオードの状態のまま、水素雰囲気中 250°C で PMA 処理を施すことによって、順バイアス 1V および逆バイアス -1V の際のリーク電流密度は、それぞれ 1×10^{-4} A/cm² および 2×10^{-6} A/cm² となり、PMA 処理前のそれぞれ 1×10^{-3} A/cm² および 7×10^{-4} A/cm² の各値からリーク電流密度が確実に減少したことを示している。

【0051】

図6は、上述の二段階による硝酸酸化過程で得た 3.5 nm の膜厚の SiO_2 膜を持つ MOS 構造ダイオードの、PMA 処理前の C-V 特性図である。この C-V 特性図には、界面準位に由来する瘤 (特性のふくらみ) がみられるとともに、ヒステレシスが存在する。このダイオードを、そのまま水素雰囲気中 250°C で加熱処理する、いわゆる PMA 処理を施すことにより、上述の瘤は完全に消滅し、またヒステレシスもほとんどなくなった。

【0052】

この実施例では、膜厚 3.5 nm の SiO_2 膜上に Al 電極を形成して、その後、水素雰囲気中 250°C で加熱する PMA 処理したことで、界面準位や SiO_2 中のギャップ準位が消滅して、さらに SiO_2 膜のバンドギャップが増大することによって、リーク電流密度を顕著に減少させ、絶縁膜の性能向上が可能であることを述べたが、この例に限らず、経験により、 SiO_2 膜の膜厚はこれを超えて、数十 nm のものも形成でき、加えて、上述の PMA 処理を数百°C (たとえば 450°C) 程度の適値に選定することにより、MOS 構造の電気特性の向上、特にヒステレシスの消滅とリーク電流密度の低減、絶縁破壊耐圧の

向上を実現することができた。

【0053】

図7は、第1の化学酸化膜の形成として、シリコン基板を、電圧印加をしないまま40% (wt) の硝酸水溶液に浸漬して、ポーラスで比較的原子密度の低い、原子密度 2.22×10^{22} 原子/cm³ のSiO₂ 膜 (化学酸化膜) を厚さ1.1nmに形成して、ついで、第2の化学酸化膜の形成として、硝酸濃度68% (wt) の共沸硝酸水溶液 (沸点120.7℃) に浸漬してSiO₂ 膜を形成した場合の、共沸硝酸への浸漬時間とSiO₂ 膜厚との関係を示したものである。SiO₂ 膜厚は浸漬時間に対してほぼ直線的に増加して、10nm以上の膜厚を持つSiO₂ 膜も形成できることがわかる。

【0054】

また、上述の二段階の硝酸酸化過程は、低濃度から高濃度への段階を二段のステップアップで切り替えることの他に、低濃度から高濃度へ多段階で順次切り替えること、あるいは低濃度から高濃度へ連続的に換えること、たとえば、40% (wt) の硝酸水溶液に浸漬して沸騰状態を維持したまま硝酸濃度68% (wt) の共沸硝酸水溶液 (沸点120.7℃) になるまで継続することも、本発明の実態として含む。

【0055】

〔実施形態2〕

本発明の第2の実施形態として、基板上の多結晶シリコンによりTFETを形成する場合、そのゲート絶縁膜に積層の二酸化シリコン (SiO₂) 膜を用いるので、ここではそれと同様に、基板上の多結晶シリコンに二酸化シリコン膜を形成して、これでMOSキャパシタ (その容量絶縁膜) を製作した例について述べる。

【0056】

この場合は、基板上の多結晶シリコン表面に、二段階の硝酸酸化過程で二酸化シリコン (SiO₂) 膜を形成するのが適当である。

【0057】

上記〔実施例1〕と同様に、まず、第1の化学酸化膜の形成として、基板上の多結晶シリコン層を、電圧印加をしないで、40% (wt) の硝酸水溶液に浸して (接触させて)、SiO₂ 膜 (化学酸化膜) を厚さ1.1nmに形成した。

【0058】

ついで、第2の化学酸化膜の形成として、上記第1のSiO₂ 膜 (化学酸化膜) を持つ基板上の多結晶シリコン層を、沸騰状態の硝酸濃度68% (wt) の共沸硝酸水溶液 (沸点120.7℃) に、電圧印加をしないで浸して (接触させて)、厚い第2のSiO₂ 膜 (化学酸化膜) を生成することで、全膜厚約25nmのSiO₂ 膜 (化学酸化膜) を均一に形成した。

【0059】

上述の第1及び第2の各酸化過程を通じて、最初の40% (wt) の硝酸水溶液中で形成された第1の化学酸化膜のSiO₂ 膜に存在するポアーが硝酸の分解のサイトになって、つまり、ポーラスで比較的原子密度の低い (原子密度 2.22×10^{22} 原子/cm³ 程度)、上記SiO₂ 膜が触媒となって、第2の化学酸化膜形成の硝酸酸化が順次進行して、少し密度の高い (原子密度 2.34×10^{22} 原子/cm³ 程度)、厚い第2のSiO₂ 膜 (化学酸化膜) が生成される。

【0060】

なお、酸化性溶液としては、硝酸水溶液を用いた例で述べたが、これに代えて、過塩素酸と水との混合物である過塩素酸水溶液、硫酸と水との混合物である硫酸水溶液、王水及びこれらの混合溶液 (共沸混合物を含む) の群から選ばれた少なくとも1つの水溶液を用いることもできる。

【0061】

ついで、この二酸化シリコン膜 (化学酸化SiO₂ 膜) 上に金属膜 (A1電極層) 16を形成した。このA1電極層16は、1% (wt) のシリコンを含むアルミニウムを、周知の抵抗加熱蒸着法で膜厚約200nmに堆積した。このA1電極層に代えて、多結晶シリ

コン（ポリシリコン）の電極材料を付着させて用いることもできる。

【0062】

その後、所望の形状にパターニングして、A1電極を形成することで、MOSキャパシタを製造することができる。

【0063】

本実施形態では、上述の二酸化シリコン膜（化学酸化SiO₂膜）の一部を窒化処理で厚さ0.3～0.5nmの窒化シリコン膜に転化した複合膜で用いることも可能である。

【0064】

本実施形態では、得られたMOSキャパシタの諸特性は、いずれも上述の実施形態1の場合と同様に、高性能、高安定性を呈するものであった。

【0065】

本実施形態ではMOSキャパシタを例に述べたが、薄膜トランジスタ（TFT）のゲート絶縁膜を形成する場合、この積層二酸化シリコン膜あるいは積層二酸化シリコン膜の間に窒化シリコン含有膜を介在させたものは、界面準位の少ない高性能な絶縁膜が得られ、たとえば大規模集積回路（LSI）や電荷結合デバイス（CCD）などで、多結晶シリコン電極材料などを配線に用いて形成する多層配線構造の層間絶縁膜あるいはフラッシュメモリ等のメモリの容量絶縁膜として用いることができ、この分野での利用が十分に期待できる。

【0066】

また、本実施形態では、基板上の多結晶シリコン11を用いてMOSキャパシタを製造する例で説明したが、ここで述べた各工程は、単結晶シリコン基板を用いる場合も勿論、ガラス基板上やPETなどの基板上の多結晶（微結晶を含む）シリコンあるいは非晶質シリコンによって薄膜トランジスタ（TFT）を形成する場合にも適用できる。

【0067】

さらに、上述の各工程は、MOSキャパシタを製造する場合に限らず、ゲート絶縁膜に、本実施形態で形成された二酸化シリコン膜またはこの上にCVD法で形成されたSiO₂膜を持つ積層二酸化シリコン膜あるいは前記積層二酸化シリコン膜の間に窒化シリコン含有膜を介在させた多層膜のいずれかを用いるMOSトランジスタや、さらにはそれによる大規模集積回路（LSI）や電荷結合デバイス（CCD）などでのゲート絶縁膜や層間絶縁膜などにも適用可能である。

【0068】

本実施形態では、上述の二酸化シリコン膜15の形成に加えて、表面への窒化シリコン含有膜形成処理あるいは窒素プラズマ中での窒化処理によって上記二酸化シリコン膜15表面に窒化シリコン含有膜を形成すること、さらに、上記二酸化シリコン膜15上あるいは上記窒化シリコン含有膜上へ重ねて、CVD法などで厚いSiO₂等の絶縁膜を形成することも可能である。

【0069】

また、本実施形態では、被処理用基板として多結晶シリコン11を用いてMOSキャパシタを製造する例で説明したが、ここで述べた各工程は、単結晶シリコン基板を用いる場合も勿論、ガラス基板上やPETなどの基板上の多結晶（微結晶を含む）シリコンあるいは非晶質シリコン、炭化シリコン、シリコン・ゲルマニウムなどで薄膜トランジスタ（TFT）を形成する場合にも、十分に適用できる。

【0070】

本発明は上述した実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態のそれぞれに開示された技術的手段を適宜組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。

【産業上の利用可能性】

【0071】

本発明によれば、低温で高品質の化学酸化膜を所望の厚い被膜に形成すること、およびそのような化学酸化膜を備えた半導体装置を製造できるため、広範囲な電気機械産業にお

いて利用することができる。

【図面の簡単な説明】

【0072】

【図1】本発明実施の形態で使用了製造装置の主要部概略断面図である。

【図2】本発明実施の形態でのMOSキャパシタ製造工程フロー断面図である。

【図3】本発明実施の形態で得たMOSキャパシタの容量（C）－電圧（V）特性図である。

【図4】SiO₂膜のXPSスペクトル特性図である。

【図5】SiO₂膜を持つMOS構造ダイオードでのI－V特性図である。

【図6】MOS構造ダイオードでのC－V特性図である。

【図7】MOS構造ダイオードでのC－V特性図である。

【図8】SiO₂膜の成長膜厚－時間特性図である。

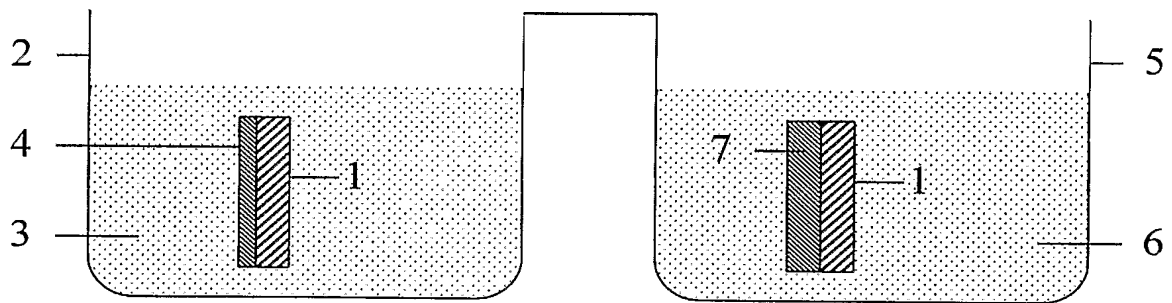
【符号の説明】

【0073】

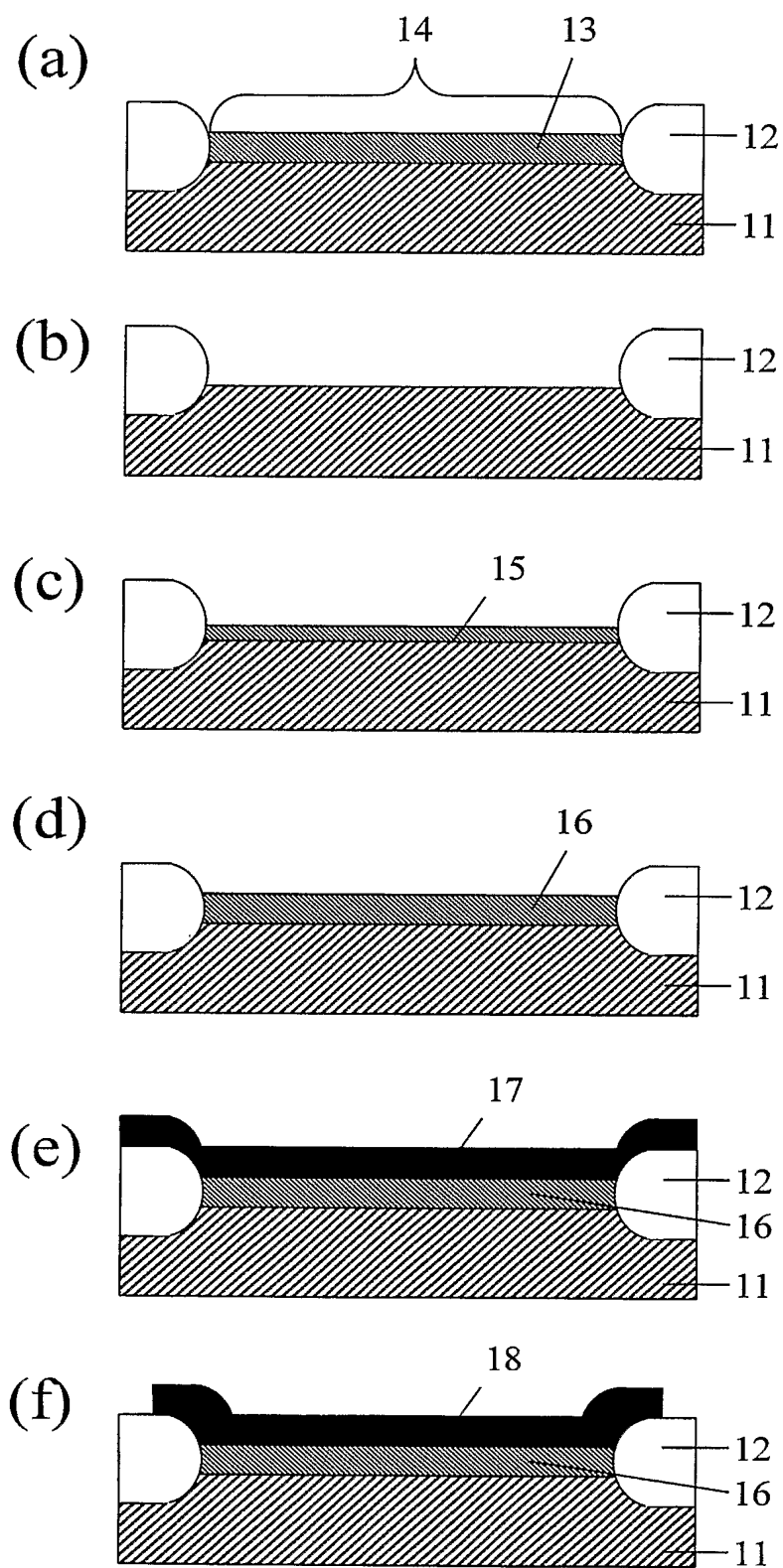
- 1、11 シリコン基板
- 2 第一処理槽
- 3 低濃度酸化性溶液
- 4、15 第一酸化膜
- 5 第二処理層
- 6 高濃度酸化性溶液
- 7、16 二酸化シリコン膜
- 12 分離領域（LOCOS酸化膜）
- 13 自然酸化膜
- 14 活性領域
- 17 金属膜
- 18 電極

【書類名】 図面

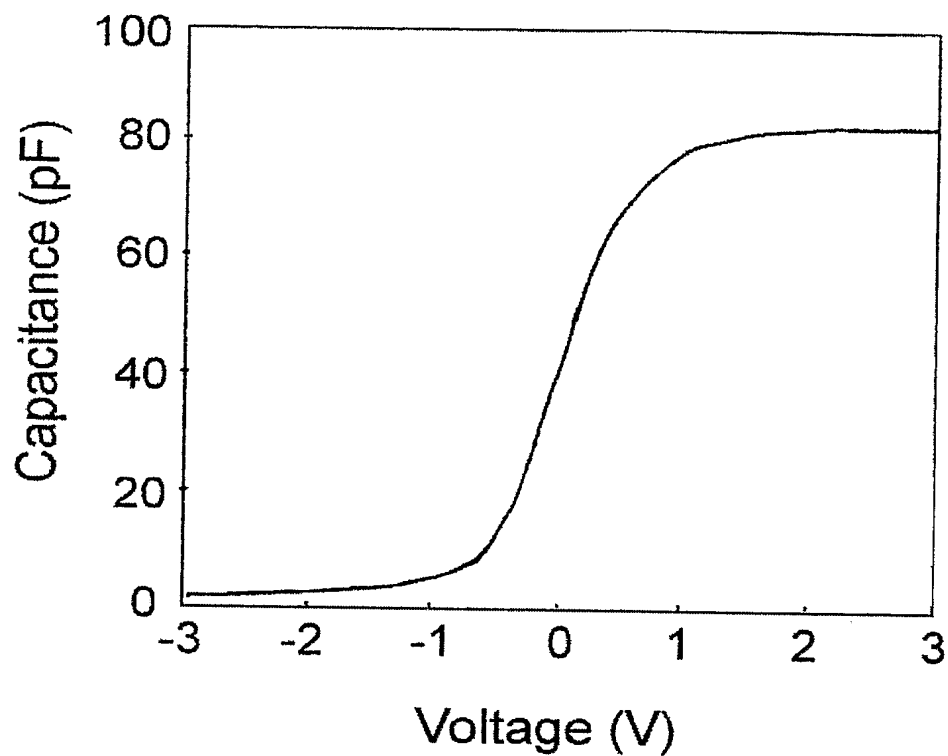
【図 1】



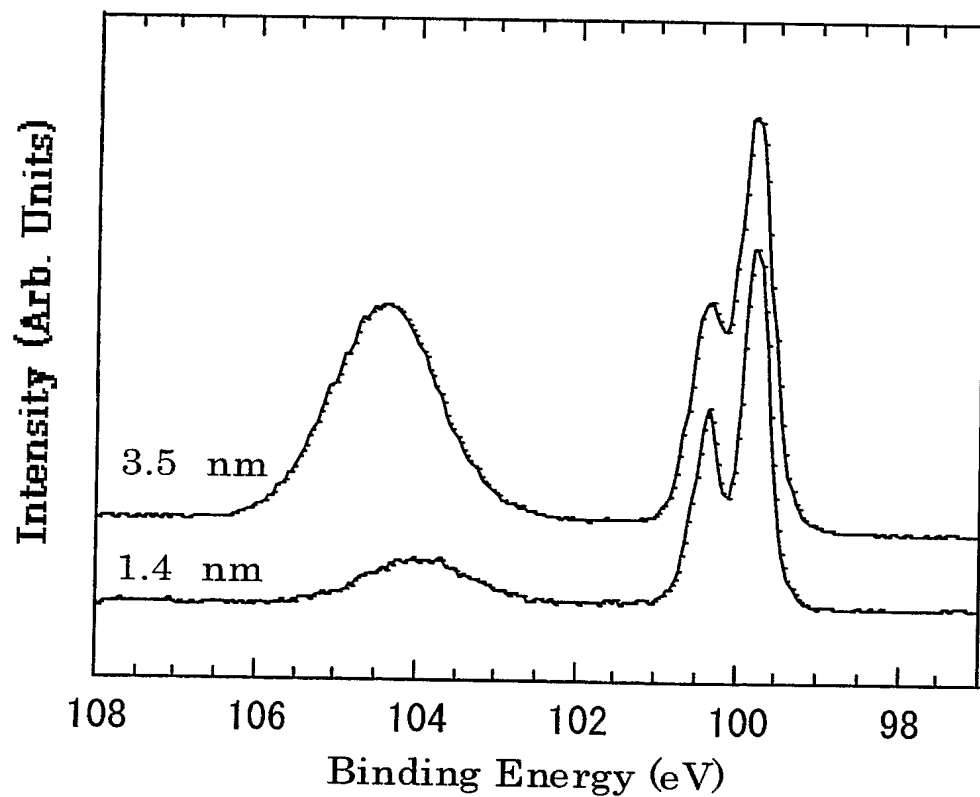
【図 2】



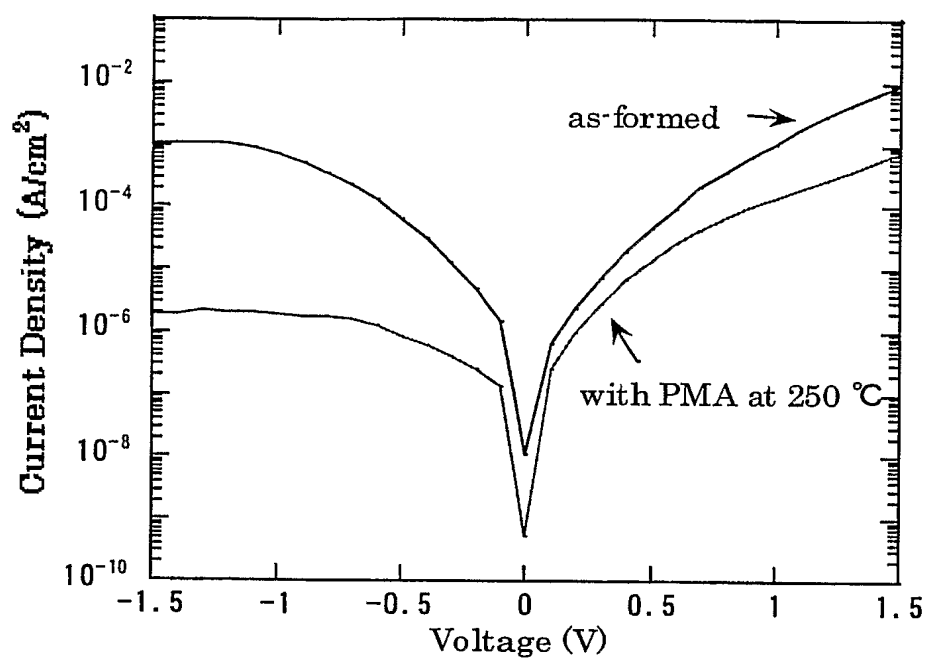
【図 3】



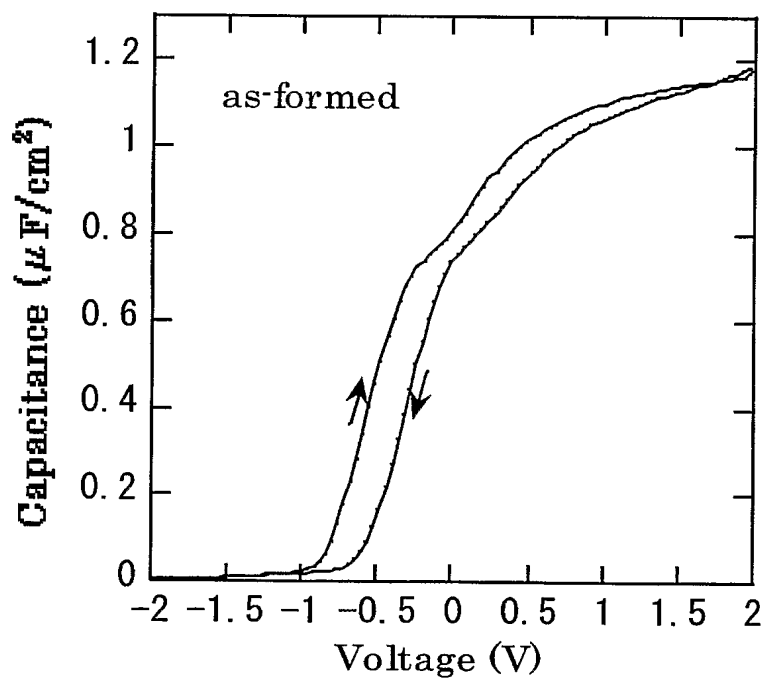
【図 4】



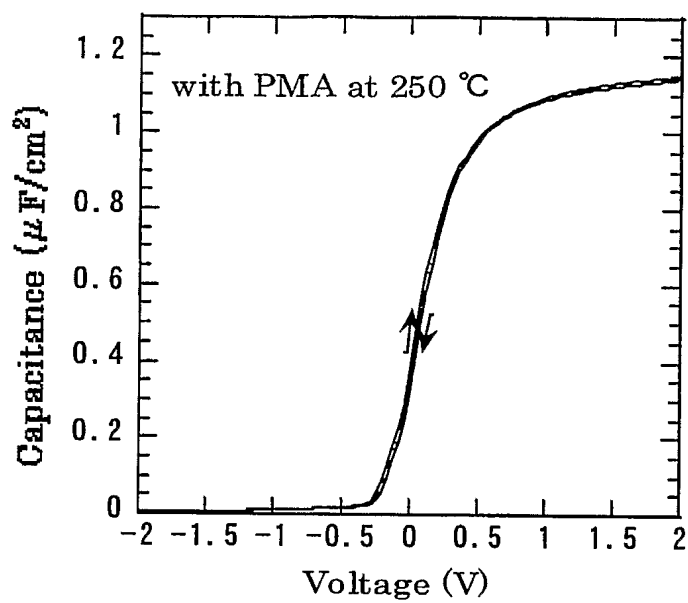
【図 5】



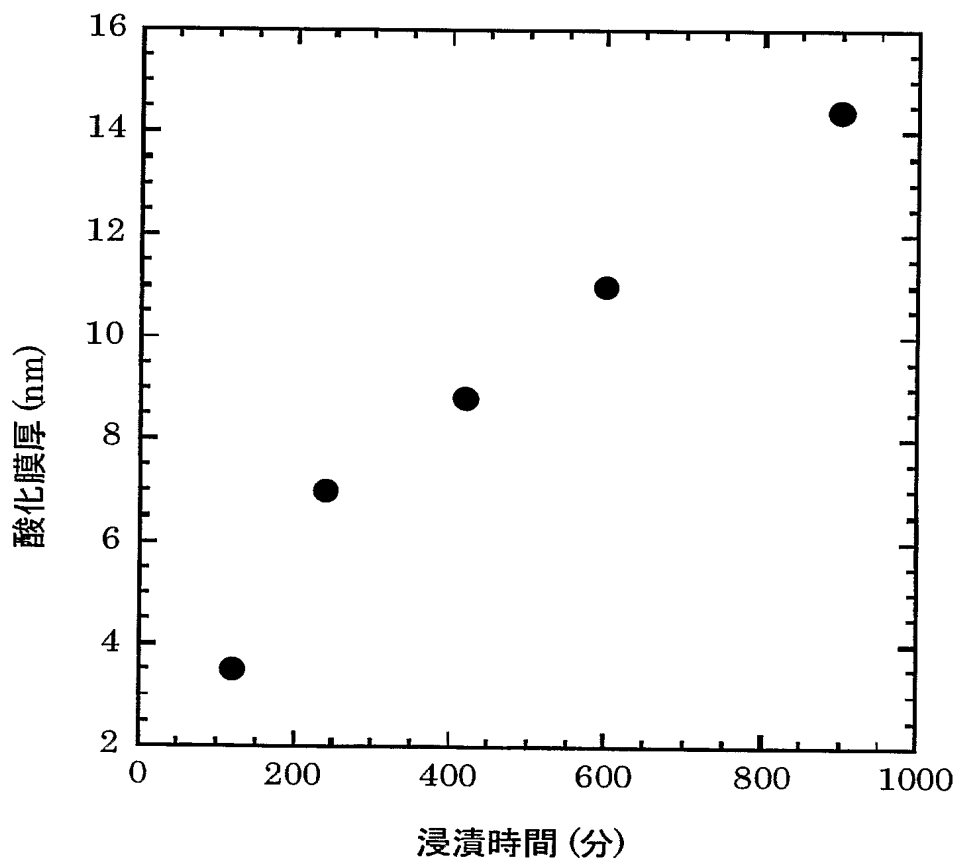
【図 6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 半導体表面、とりわけシリコンの表面に高品質の化学酸化膜（二酸化シリコン膜）を、低温の液体処理で形成する方法を提供する。

【解決手段】 被処理用シリコン 1 を第一処理槽 2 内の低濃度酸化性溶液 3 に浸して第一酸化膜 4 を形成して、続いて第二処理槽 5 内の高濃度の酸化性溶液 6 に浸すことによって、前記シリコン 1 の表面に化学酸化膜（二酸化シリコン膜）を形成する。これにより、酸化性溶液の濃度と浸漬時間を適宜選定することで、化学酸化膜の厚さを任意に制御することができ、シリコン表面に高品質の化学酸化膜が容易に形成できる。

【選択図】 図 1

特願 2 0 0 4 - 0 3 8 8 8 8

出 願 人 履 歴 情 報

識別番号

[5 9 4 0 5 6 3 8 4]

1. 変更年月日

1 9 9 4 年 3 月 3 1 日

[変更理由]

新規登録

住 所

京都府京都市東山区本町 9 丁目 1 0 6 番地

氏 名

小林 光